

1. 概述

JD3583Y 是一款高性能原边控制器，可提供高精度恒压和恒流输出性能，尤其适合于小功率离线式充电器应用中。

在恒压输出模式中，JD3583Y 采用多模式工作方式，即调幅控制（AM）和调频控制（FM）相结合，提高了系统的效率和可靠性。在恒流输出模式中，芯片采用调频控制方式，同时集成了线电压和负载电压的恒流补偿。采用 JD3583Y 可以工作无异音，同时可保证优异的动态性能。利用集成的线损补偿功能，可获得高性能的恒压输出表现。

JD3583Y 集成有多种保护功能：VDD 欠压保护（UVLO）、VDD 过压保护（OVP）、逐周期限流保护（OCP）、短路保护（SLP）和 VDD 箝位等。

2. 特点

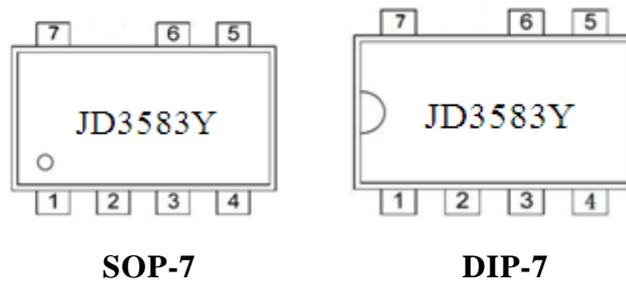
- 集成 600V MOSFET
- $\pm 4\%$ 恒流、恒压精度
- 待机功耗 < 70mW
- 多模式原边控制方式
- 工作无异音
- 优化的动态响应
- 可调式线损补偿
- 集成线电压和负载电压的恒流补偿
- 集成完善的保护功能：
 - ◇ 短路保护（SLP）
 - ◇ 过温保护（OTP）
 - ◇ 逐周期限流保护（OCP）
 - ◇ 前沿消隐（LEB）
 - ◇ 管脚悬空保护
 - ◇ VDD 过欠压保护和箝位保护

3. 封装

3.1 外形： SOP-7、 DIP-7

型号	JD3583YSA	JD3583YSB	JD3583YSC	JD3583YSD	JD3583YDB	JD3583YDC	JD3583YDD
外形	SOP-7				DIP-7		
功率	5W	10W	11W	12W	11W	12W	14W

3.2 管脚排列



3.3 管脚说明

管脚	名称	I/O	描述
1	VCC	I	芯片供电管脚
2	FB	I	系统反馈管脚。辅助绕组电压经电阻分压后送至 FB 管脚，用于 CV 模式输出电压控制及 CC 模式输出电流控制
3	FB	I	系统反馈管脚。辅助绕组电压经电阻分压后送至 FB 管脚，用于 CV 模式输出电压控制及 CC 模式输出电流控制
4	CS	I	电流采样输入管脚
5, 6	Drain	I	内置 MOS 管漏极管脚
7	GND	P	芯片地管脚

6. 电特性

6.1 极限参数(备注 1)

参数	数值	单位
VDD 直流供电电压	34.5	V
VDD 直流箝位电流	10	mA
Drain 电压	-0.3—600	V
FB 电压范围	-0.7—7	V
CS 电压范围	-0.3—7	V
封装热阻---结到环境(SOP-7)	165	°C/W
封装热阻---结到环境(DIP-7)	105	°C/W
最大结温	175	°C
储藏温度范围	-65—150	°C
焊接温度 (焊接, 10 s)	260	°C
ESD 人体模型	3	KV
ESD 机器模型	250	V

6.2 推荐工作条件 (备注 2)

参数	数值	单位
VDD 供电电压	11—27	V
工作环境温度	-40—85	°C
最高工作频率 @ 满载、反激原边控制	70	KHZ
最低工作频率 @ 满载、反激原边控制	35	KHZ

6.3 电气参数 (TA= 25°C , VDD=18V, 除非另有说明)

符号	参数	测试条件	最小	典型	最大	单位
供电部分 (VDD 管脚)						
IVDD_st	VDD 启动电流			2	20	uA
IVDD_Op	VDD 工作电流	VFB=3V, VDD=20V		1	1.5	mA
IVDD_standby	VDD 静态电流			0.5	1	mA
VDD_ON	VDD 开启电压		15	16.3	17.5	V
VDD_OFF	VDD 关断电压		8	9	10	V
VDD_OVP	VDD OVP 阈值		28	30	32	V
VDD_Clamp	VDD 箝位电压	I(VDD) = 7 mA	32.5	34.5	36.5	V
反馈控制部分 (FB Pin)						
VFBREF	内部误差放大器参考输入		1.97	2.0	2.03	V
VFB_SLP	短路保护阈值			0.7		V
TFB_Short	短路保护去抖时间			10		mS
VFB_DEM	消磁比较器阈值			25		mV
Toff_min	最短关断时间	(备注 3)		2		uS
Toff_max	最长关断时间	(备注 3)		5		mS
ICable_max	最大线补电流			63		uA
电流采样部分 (CS 管脚)						
TLEB	前沿消隐时间			500		nS
Vcs(max)	过流保护阈值		490	500	510	mV
TD_OC	过流保护关断延时			100		nS
过温保护						
TSD	过热关机	(备注 3)	---	165	--	°C
TRC	热恢复	(备注 3)		135	--	°C

功率MOSFET部分 (Drain管脚)						
VBR	功率MOSFET漏源击穿电压		600			V
Rdson	静态漏源导通电阻	JD3583YSA		10		Ω
		JD3583YSB		4		Ω
		JD3583YSC		3		Ω
		JD3583YSD		2		Ω
		JD3583YDB		4		Ω
		JD3583YDC		3		Ω
		JD3583YDD		2		Ω

备注 1: 超出列表中极限参数可能会对芯片造成永久性损坏。极限参数为额定应力值。在超出推荐的工作条件和应力的情况下, 器件可能无法正常工作, 所以不推荐让器件工作在这些条件下。过度暴露在高于推荐的最大工作条件下, 会影响器件的可靠性。

备注 2: JD3583Y 的工作结温在-40℃~85℃才能保证良好的性能, 这个工作结温范围规范是通过满足各种设计、特性和相关控制制程而确定的。超出上述工作条件不能保证芯片正常工作。器件长时间在高温下工作, 易导致器件早期失效及损坏。

备注 3: 参数取决于设计, 批量生产制造时通过功能性测试。

7. 功能描述

JD3583Y 是一款高性能、多模式且采用断续模式（DCM）工作的原边控制器。芯片内高精度的恒流、恒压控制机制结合完备的保护功能，使其适用于小功率离线式电源应用中。

7.1 系统启动

在芯片开始工作之前，JD3583Y 仅消耗典型值为 2 μ A 的启动电流，超低启动电流可以帮助增加启动电阻阻值以达到降低由直流母线流经启动电阻的电流和待机功耗的目的。当 VDD 电压超过开启电压（典型值 16.3V），JD3583Y 开始工作并且芯片工作电流上升到 1mA（典型值）。之后 VDD 电容持续为芯片供电直至输出电压建立后由辅助绕组为芯片供电。

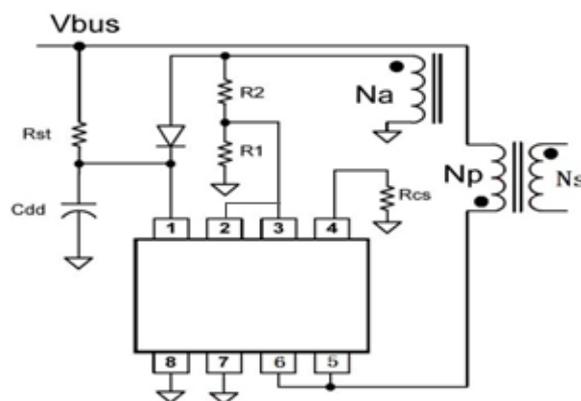


图 1

一旦芯片进入到超低频工作模式中，JD3583Y 的工作电流便进一步降低到 0.5mA（典型值），以帮助降低系统待机功耗。

7.2 原边恒压控制（PSR-CVM）

在原边控制技术中，当原边向副边传输能量时，通过采样与副边绕组耦合的辅助绕组电压，得到输出电压反馈信号。图 2 展示了 JD3583Y 内部 CV 电压采样时序以及关键波形。随着副边电流的续流到零，存在着副边续流二极管导通压降 VF 的降低过程。为了通过辅助绕组获得高精度的输出电压信息，芯片内的恒压采样模块屏蔽了由于漏感导致的关断时刻的电压振荡。当恒压采样过程结束时，内部的采样保持模块记录下反馈误差并通过内部的误差运算放大器将其放大。原边恒压控制模块利用误差运算放大器的输出实现高精度的恒压输出。芯片内部恒压输出基准为高

精度的 2V。

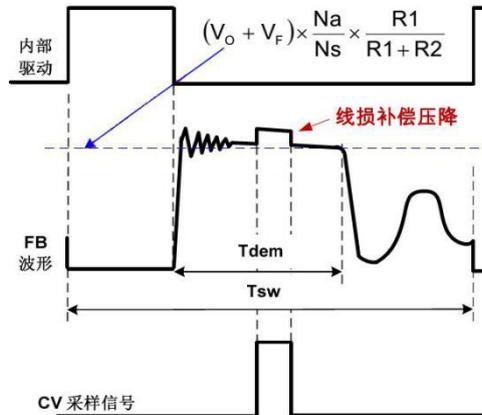


图 2

在恒压采样过程中， JD3583Y 内部有一可变电流量从 FB 管脚流出用作线损补偿，如图 2 所示，由此将在 FB 波形上产生一电压阶梯。图 2 也展示了消磁过程中 FB 电压平台的量化关系：

$$V_{FB} = (V_o + V_F) \times \frac{N_a}{N_s} \times \frac{R_1}{R_1 + R_2}$$

其中：Vo 和 VF 分别为输出电压和副边续流二极管导通电压；R1 和 R2 为由辅助绕组连接到 FB 管脚的分压电阻；Ns 和 Na 分别为副边绕组和辅助绕组匝数。

当系统进入到过载模式后，随着输出电压的降低 FB 电压将降低至内部输出电压基准 2V 以下，之后芯片也将自动进入到恒流输出模式中。

7.3 原边恒流控制（PSR-CCM）

芯片利用 FB 管脚电压和 CS 管脚电压的时序关系，可以实现高精度的恒流输出控制。如图 3 所示，在恒压输出模式当系统输出功率增加且接近恒流输出控制点时，原边电感电流达到其最大值。

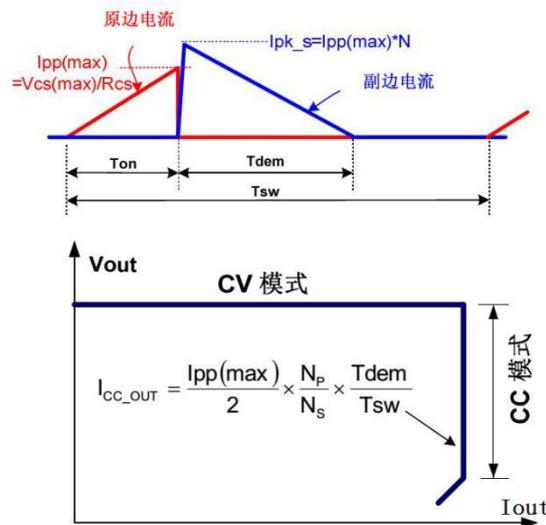


图 3

如图 3 以上所示，原边电感电流、变压器匝比、副边消磁时间（Tdem）和开关周期时间（Tsw）决定了副边平均输出电流。如果忽略漏感的影响，副边平均输出电流的公式在图 3 已示。当输出电流达到原边恒流控制模块的输出基准时，芯片将进入调频工作模式中，无论输出电压低于恒压输出基准或者具体如何，只要 VDD 电压不低于其关断电压芯片将持续工作。

在 JD3583Y 内部，在恒流输出模式中消磁时间 Tdem 与开关周期 Tsw 的比例被严格控制为 1/2。所以实际平均输出电流可以表示为：

$$I_{cc-out}(mA) \cong \frac{1}{4} \times N \times \frac{500mV}{R_{cs}(\Omega)}$$

其中：

N----变压器原边绕组与副边绕组匝数之比。

Rcs---连接于功率MOSFET S极与GND之间的采样电阻。

7.4 多模式恒压工作

如图 4 所示，为了满足严苛的平均效率和待机功耗要求，JD3583Y 采用了调幅控制（AM）和调频控制（FM）结合的多模式控制技术。

接近满载输出时，系统工作在调频工作模式中；在轻重载条件下，系统工作在调频工作和调幅工作模式中；当系统接近空载输出时，系统工作在调频模式中以降低待机功耗。利用此种控制技术，系统可以获得低于 70mW 的待机功耗。

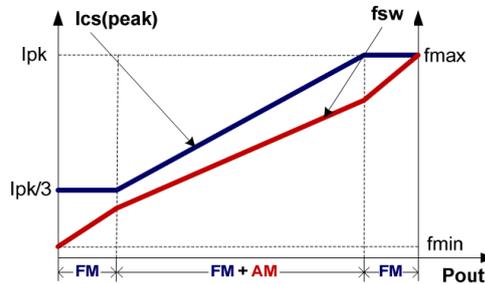


图 4

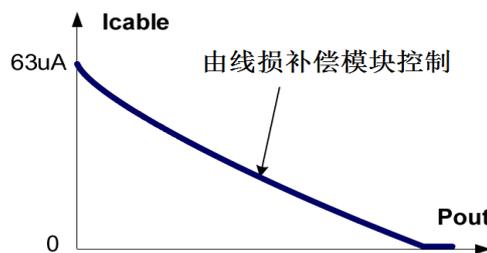
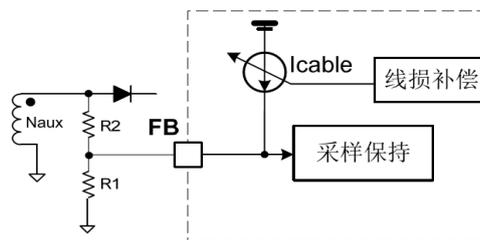
7.5 可调式线损补偿 (CDC)

在手机充电器的应用中，电池与充电器之间一般会通过一定长度的电缆相连，由此也将导致输送到电池端的电压产生一定的电压降。如图 5 所示，在 JD3583Y 内部存在由线损补偿模块控制的可调式电流源流出到与 FB 管脚相连的分压电阻上并产生一定的电压偏置信号。此电流正比于开关周期，而反比于输出功率，所以在电缆上的电压降可以被补偿掉。随着负载功率的降低，在 FB 上的偏置电压将逐渐提高。通过调节分压电阻 R1 和 R2 的阻值可以调节实际补偿量的大小。最大的线补电压与输出基准的比例如下：

$$\frac{\Delta V(\text{cable})}{V_{\text{out}}} \approx \frac{I_{\text{cable-max}} \times (R_1 // R_2)}{V_{\text{FB-REF}}} \times 100\%$$

比如：R1=3KΩ、R2=18KΩ，则：

$$\frac{\Delta V(\text{cable})}{V_{\text{out}}} \approx \frac{63\mu\text{A} \times (3\text{K} // 18\text{K})}{2\text{V}} \times 100\% = 8.1\%$$



7.6 优化的动态响应

JD3583Y 优化设计的动态响应性能，可满足 USB 充电器的要求。

7.7 无异音工作

如上所述，在恒压输出模式中芯片采用了调频控制与调幅控制结合的多模式控制技术，同时在 CS 管脚有一电流源流出调节 CS 电压信号。利用以上技术，JD3583Y 可实现由满载到空载全程无异音工作。

7.8 短路保护 (SLP)

在 JD3583Y 内部，输出电压通过 FB 管脚实时采样并与欠压保护阈值（典型值 0.7V）相比。

当采样到的 FB 电压低于 0.7V 且持续时间超过 10ms 时，芯片将进入到短路保护模式，并自动重启。

7.9 VDD 过压保护 (OVP) 和箝位

当 VDD 电压超过 30V（典型值）时，芯片立即停止开关动作。之后将导致 VDD 下降，当 VDD 电压低于关断电压 VDD_OFF（典型值 9V）时，系统将重新启动。在芯片内部设计有 34.5V（典型值）的箝位电路以防止芯片受损。

7.10 过温保护 (OTP)

当芯片结温超过 165℃ 芯片停止开关动作，VDD 不断重启；直到芯片结温低于 135℃ 时，芯片才能恢复开关动作。

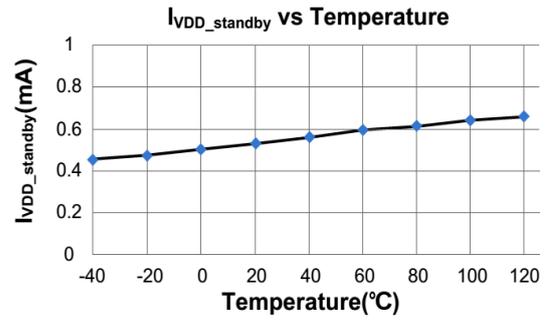
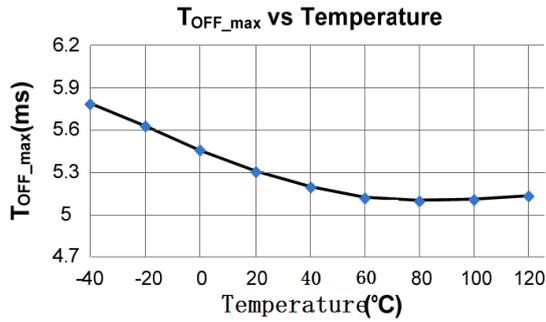
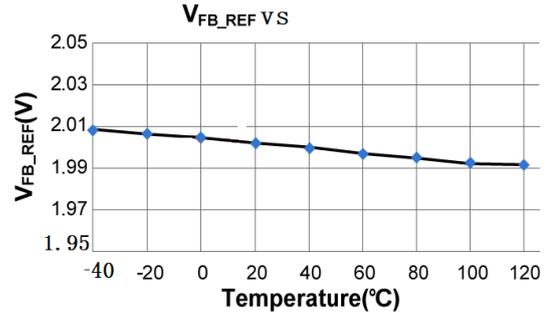
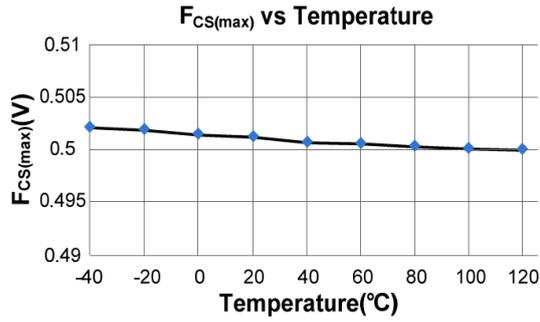
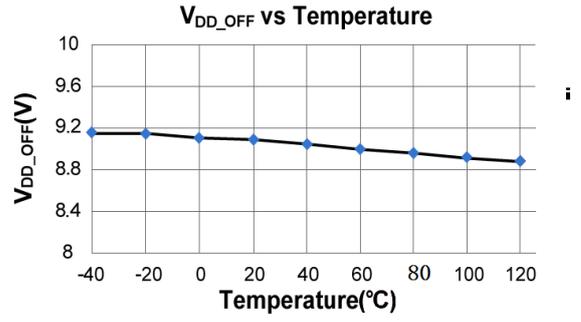
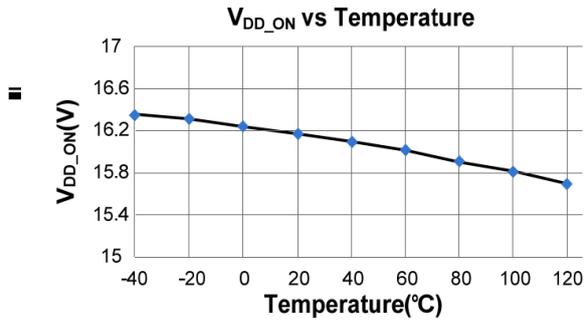
7.11 管脚悬空保护

JD3583Y 内部设计有管脚悬空保护电路防止系统受损。

7.12 软驱动

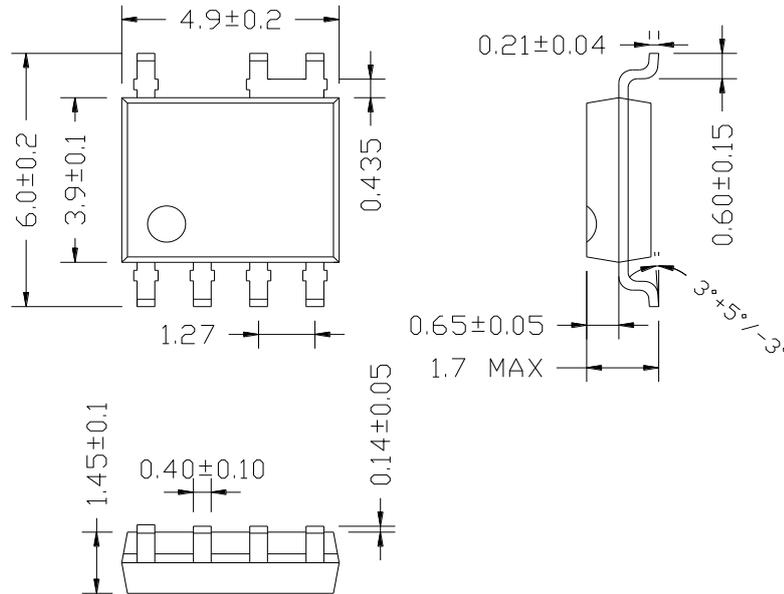
JD3583Y 设计的软驱动功能的驱动电路优化了系统 EMI 性能。IC 内部设计有 Gate 高电平 16V 箝位电路，以防止高 VDD 输入时 Gate 受损。

8. 参数特性曲线

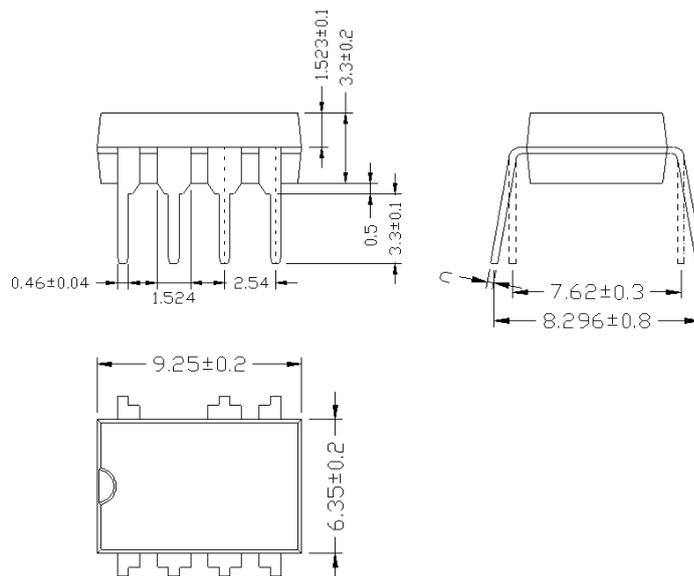


9. 封装外形(单位: mm)

9.1 SOP-7



9.2 DIP-7



版本修改信息:

- V1.0.....初始版本。
- V2.0.....删除 SOP-8、DIP-8 封装, 更改 SOP-7 封装外型。
- V3.0.....更改地址